

KOCW 강의 정보

콘텐츠명	HDL설계 - Verilog HDL 및 Vivado 실습	교수명	신 경 욱		
학점	3	수강대상 학년	2학년, 3학년		
교재명	Verilog HDL	저자	신경욱	출 판 사	카오스북
강의 목표	<ul style="list-style-type: none"> ■ Verilog HDL의 기본 문법에 대한 이해 ■ Verilog HDL을 이용한 디지털 시스템 설계 방법에 대한 이해 ■ Xilinx Vivado를 이용한 FPGA 구현 및 검증 과정에 대한 이해 ■ 디지털 시스템 설계, 구현 및 검증에 관한 실무능력 배양 				
강의 설명	<p>하드웨어 기술(Hardware Description) 언어인 Verilog HDL은 반도체 집적 회로, 디지털 시스템 설계를 위해 산업체 현장에서 폭넓게 사용되고 있다. 본 강의에서는 Verilog HDL의 기본적인 문법과 다양한 디지털 회로의 Verilog HDL 모델링에 대해 강의한다. 또한, Xilinx Vivado를 이용한 설계 검증 과정을 실습하고, Verilog로 설계된 회로를 Spartan-7 FPGA 디바이스가 장착된 실습장비에 구현하여 하드웨어 동작을 확인하는 실습과정을 다룸으로써 디지털 시스템 설계 실무능력을 배양한다.</p>				